(19)日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平8-70564

(43)公開日 平成8年(1996)3月12日

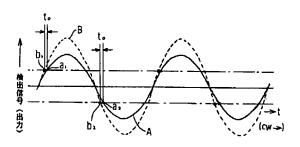
(51) Int.Cl. ⁶ H 0 2 K 2	29/00	識別記号 庁内整理番号			FI	技術表示箇所					
		Z			H02P					\ 	
				·	番登請求	未請求	請求項の数2	FD	(全 5 ———	貞) ——	
(21)出願番号		特顧平6-225835			(71)出願人	出願人 000232302 日本電産株式会社					
(22)出顧日		平成6年(1994)8月26日			(72)発明者	京都市右京区西京極堤外町10番地 宮本 栄治 滋賀県愛知郡愛知川町中宿248 日本電産 株式会社技術開発センター内					

(54) 【発明の名称】 プラシレスモータ

(57)【要約】

【目的】 モータの起動時において最大トルクを発揮し、定常運転時においては定格電流, 騒音を極力低減すべくホール素子の通電タイミングを電気的に自動調整し得るプラシレスモータを提供する。

【構成】 ホール素子の検出信号の出力レベルを曲線Aから曲線Bのように変化させ、ヒステリシス幅の上下限と曲線Aとの交点を変化させて起動時と定常運転時におけるホール素子の通電タイミングを変化させる。また、検出信号のヒステリシス幅を可変として出力レベルとの交点を変化させることにより同様の効果を上げることが出来る。



1

【特許請求の範囲】

【請求項1】 不動側のステータと、これと相対向する 位置にロータマグネットを有し前記ステータまわりに回 転するロータと、不動側に配置され前記ロータの形成す る磁場を検出しそれに見合う検出信号を出力するホール 素子とを備え、前配検出信号を基にしてステータへの通 電を切り換えてロータを連続回転するプラシレスモータ であって、前記ホール素子の検出信号の出力レベル又は ヒステリシス幅をモータの起動時と定常運転時とで異な らせたことを特徴とするプラシレスモータ。

【請求項2】 通常のステータに対するホール素子の相 対関係位置を基準点とし、起動時には通電タイミングを 遅らせ、定常運転では早めるべく前記出力レベル及び/ 又はヒステリシス幅を変化させてなる請求項1のプラシ レスモータ。

【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は、DCプラシレスモータ に係り、特に、起動時には最大トルクが発揮でき、定常 運転時には定格電流が低く、低騒音で運転可能なプラシ 20 レスモータに関する。

[0002]

【従来の技術】プラシレスモータは例えばハードディス クドライブや光ディスクドライブ等に使用されている。 このプラシレスモータには各相ごとにホール素子が使用 されるのが一般的である。図5および図6に示すよう に、不動側のステータ2の外周と相対向する位置には間 隙を介してロータマグネット3が配置され、両者間に磁 場を形成する。一方、不動側の回路基板4上にはホール 素子1が電気的に連結して配置される。ホール素子1は 30 ロータマグネット3の回転位置を検出するものでロータ マグネット3の複数の磁極(N,S)から磁束を検出し ステータの歯部に対するロータマグネットの磁極の相対 位置を得るものであり、ホール素子1の検出信号(出 カ) によってステータへの通電を切り換えてロータの連 続回転を可能にするものである。

【0003】例えば、図7に示すようにロータマグネッ ト3が4極(N極2個、S極2個)から構成されている 場合、ロータマグネット3を一回転するとホール素子1 による検出信号は図8のようになり、N極、S極の検出 40 が行われる。この検出信号を基にステータへの通電方向 を切り換えることが出来るが、ホール素子1自体の部品 精度のパラツキや温度変化等により検出信号が変化す る。また、3相モータの場合には各相毎に設けられたホ ール素子1の零レベルが一致しない場合が多く、切り換 え時期にパラツキが生じロータに回転むらが生じる等の 問題点があった。

【0004】従来技術においても前配問題点を解決する 手段として図8に示した検出信号-時間線図において図 9に示すように検出信号方向にヒステリシス幅を設け、

例えばヒステリシス幅の上限側でロータマグネット3の N極の切り換え位置を検出し、下限側でS極への切り換 え位置を検出し、ステータ側への通電を制御していた。 一方、前記の回転むらを解消する公知技術の1つとして 特開平4-38189号公報に開示する技術がある。こ の「DCプラシレスモータのロータ検出装置」は、ロー 夕軌導に沿ってn個のホール案子を配置し、隣接するホ ール素子で対を形成してn対を構成し、各ホール素子対 の差動出力を検出信号として利用し、ホール素子の取付 10 位置等のばらつきによるステータ側に生じるリップルの 発生を防止し回転むらを低減するものである。

[0005]

【発明が解決しようとする課題】一方、図10のタイミ ング特性図に示すように、横軸にステータとホール素子 との相対関係位置をとり、縦軸にトルク、定格電流、騒 音をとると図示のようにこれ等の特性値は相対関係位置 との関係において変化する。ステータ2とホール素子1 との通常の相対関係位置を基準点「0」とし、図の右方 向をCWとし左方向をCCWとするとCWはホール案子 1の検出タイミングが遅れる方向になりCCWは早める 方向になる。図示のようにトルクの最大値はCW側にあ り、定格電流の最低値はほぼ0位置にあり、騒音の最低 値はCCW側にある。従って、ブラシレスモータの起動 時においてはホール素子1をCW側に配置し、定常運転 ではホール素子1を0万至CCW側に配置することが望 ましい。しかしながら、ホール素子1およびステータ2 は不動側の所定位置に固定されているためモータの起動 時や定常運転のそれぞれにおいてその相対関係位置を任 意に変化させることは困難である。また、前記した従来 の公知技術では回転むらを防止することは出来るがタイ ミング特性に基づく前記要請を満足させることは出来な

【0006】本発明は、以上の事情に鑑みて創案された ものであり、ステータとホール素子との取り付け位置を 変えることなくモータの起動時と定常運転時において両 者の相対関係位置を自動的に可変とし、起動時には大き なトルクが発生し、定常運転においては定格電流や騒音 を低減し得るプラシレスモータを提供することを目的と する。

[0007]

【課題を解決するための手段】本発明は、以上の目的を 達成するために、不動側のステータと、これと相対向す る位置にロータマグネットを有し前記ステータまわりに 回転するロータと、不動側に配置され前記ロータの形成 する磁場を検出しそれに見合う検出信号を出力するホー ル素子とを備え、前記検出信号を基にしてステータへの 通電を切り換えてロータを連続回転するプラシレスモー 夕であって、前記ホール素子の検出信号の出力レベル又 はヒステリシス幅をモータの起動時と定常運転時とで異 50 ならせたプラシレスモータを構成するものである。更

に、具体的に、通常のステータに対するホール案子の相 対関係位置を基準点とし、起動時には通電タイミングを 遅らせ、定常運転では早めるべく前配出力レベル及び/ 又はヒステリシス幅を変化させることを特徴とするもの である。

[0008]

【作用】ホール素子の検出信号の出力レベルを起動時と 定常運転時とで変化させる。これによりヒステリシス幅 の上下限と検出信号との交点を自動的に変えることが出 来る。この変化する交点を起動時と定常運転時との相対 10 関係位置に対応することにより起動時と定常運転時にお けるモータ特性を希望値に設定することが出来る。ま た、検出信号の出力レベルを一定に保持したままヒステ リシス幅を自動的に変化させて前記と同様の効果を上げ ることが出来る。勿論、出力レベルおよびヒステリシス 幅の双方を変化させるようにしても同様の効果が上げら れる。

[0009]

【実施例】以下、本発明の実施例を図面に基づき説明す る。図1は出力レベルを可変にする実施例の検出信号-20 時間線図であり、図2はその場合の回路図、図3はヒス テリシス幅を可変する実施例の検出信号ー時間線図であ り、図4はその場合の回路図である。

【0010】(実施例1)図1は横軸に時間tをとり縦 軸に検出信号(出力)を表示した線図でありCW方向を 矢印により示す。後に説明する図2の通電切り換え回路 により曲線A(実線)の出力レベルが曲線B(点線)の 出力レベルに変わる。曲線A、Bとヒステリシス幅の上 下限との交点 a1, a2とb1, b2が通電の切り換え点に なる。この場合、biはaiよりもCCW方向にずれb2 はa2よりもCCW方向にずれ両者間には時間toのずれ が生じる。従って、A線を起動時の出力レベルとしB線 を定常運転時の出力レベルとすることにより起動時では トルクが最大となる点で通電を開始し、定常運転では定 格電流又は騒音が最低となる点で通電を開始するように 通電切り換えを行うことが出来る。

【0011】次に、図2により出力レベルの可変回路構 造を説明する。ブラシレスモータの回路の制御回路 (I C) には回転周波数検出機構が設けられ、モータの回転 速度が定格周波数に一致すると制御回路側よりPLL同 期信号5が出力される。このPLL同期信号5を利用し 定格運転時か又は起動時かの判断が出来る。アナログス ・イッチ6はa接点とb接点からなり、PLL同期信号5 が起動時のハイレベルの信号か又は定常運転時のロウレ ベルの信号かによって接点の切り換えが行われる。例え ば、ハイレベル (起動時) をa接点としロウレベル (定 常運転時)をb接点とする。a接点と三相のホール素子 Hu, Hv, Hwとは抵抗Rai, Razを介して連結さ れ、b接点と三相のホール索子Hu, Hv, Hwは抵抗 R b1, R b2を介して連結される。また、アナログスイ 50 かつ円滑に行われると共に、定常運転時には定格電流お

ッチ6には電源電圧Vccが付加される。アナログスイ ッチ6が図2のようにa接点ONの状態では抵抗R aı, Razを介して各ホール素子Hu, Hv, Hwに電 源電圧Vccが印加される。一方、b接点ONの場合に は抵抗Rb1, Rb2を介して各ホール素子Hu, Hv, Hwに電源電圧Vccが付加される。以上によりR aı, Raz、Rbı, Rb2の値を変えることによりホー ル素子Hu, Hv, Hwの検出信号の出力レベルを図1 のように自由に変化させることが出来る。

【0012】(実施例2)図3はヒステリシス幅を変化 させて起動時と定常運転時との切り換えを行う実施例の 線図である。図示のようにヒステリシス幅を変えるとホ ール素子の一定の出力レベル曲線Eとヒステリシス幅の 上下限との交点がCi, Czからdi, dzに変わり、両者 の間には時間 toのずれが生じる。従って、交点di, d 2を形成するヒステリシス幅を起動時とし、交点 C1, C 2の生じるヒステリシス幅を定常運転時とすると通電開 始のタイミングを変化させることが出来る。

【0013】次に、ヒステリシス幅の可変回路構造を図 4に示す。PLL同期信号5に連結するアナログスイッ チ6aにはc接点とd接点が配置され、一方、三相のホ ール索子Hu, Hv, Hwは抵抗Rei, Rei, Res を介しコンパレータ?側と連結する。また、アナログス イッチ6 a とコンパレータ7 側とは帰還抵抗R c1, R c2, Rc3、Rd1, Rd2, Rd3を介して連結され る。図示のように接点 c がクローズされるとコンパレー タ7の帰還抵抗はRc1、Rc2、Rc3となる。一方、 接点dがクローズされるとコンパレータ7の帰還抵抗は Rd1、Rd2、Rd3となる。以上により帰還抵抗R c. Rdを適宜設定することによりヒステリシス幅を変 化させることが出来、ホール案子の通電タイミングを変 えることが出来る。

【0014】以上のように、比較的簡単な回路構造によ りホール素子から出力される出力レベルやそのヒステリ シス幅を可変にすることが出来る。このため、プラシレ スモータの図10のタイミング特性の最大トルク値の位 置にホール素子の通電タイミングを調整し起動時のトル クを大きくして起動性を向上させることが出来る。一 方、定常運転時には図10の0位置又はCCW方向にホ 40 ール素子の通電タイミングを調整し、定格電流や騒音を 低下させることが出来る。なお、以上の実施例において 検出信号は出力レベル又はヒステリシス幅を可変にする 構造を採用したが、両者を同時に可変にしてもよい。

[0015]

【発明の効果】本発明によれば、次のような顕著な効果 を寒する。

1) モータの起動時と定常運転時とにおけるホール素子 の通電タイミングを可変にすることが出来るため、起動 時には大きなトルクが発生し、モータ起動が単時間に、

5

よび騒音を低減し、経済的で、かつ快適な運転を行うことが出来る。

2) ホール素子の通電タイミングの変化はステータとホール素子との機械的関係位置を変えることなく電気的に行われるため、運転時において自動切り換えが可能になる。

3) ホール素子の検出信号の出力レベルやそのヒステリシス幅は回路の抵抗等を適宜設定することにより自由に変えられるため、最も効果的な通電タイミングを設定することが比較的簡単に出来る。・

【図面の簡単な説明】

(出力)

【図1】本発明の通電タイミングを可変にするためにホール素子の検出信号の出力レベルを変える実施例1を説明するための検出信号-時間線図。

【図2】図1における出力レベルの切り換えを行うための回路図。

【図3】本発明の通電タイミングを可変にするためホール素子の検出信号のヒステリシス幅を変える実施例2を 説明するための検出信号-時間線図。

【図4】図3におけるヒステリシス幅の切り換えを行う 20

ための回路図。

【図5】ステータとロータリマグネットとホール素子との関係位置を説明するための部分平面図。

6

【図6】図5の線G-G断面図。

【図7】ホール素子とロータマグネットとの関係の一実施例を示す平面図。

【図8】図7におけるホール素子の検出信号-時間線図.

【図9】従来のホール素子の通電タイミングの切り換え 10 方法を説明するための線図。

【図10】プラシレスモータのトルク, 電流, 騒音のタイミング特性図。

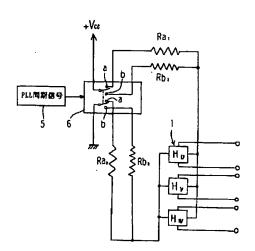
【符号の説明】

- 1 ホール素子
- 2 ステータ
- 3 ロータマグネット
- 5 PLL同期信号
- 6 アナログスイッチ
- 6a アナログスイッチ

【図1】

*

[図2]

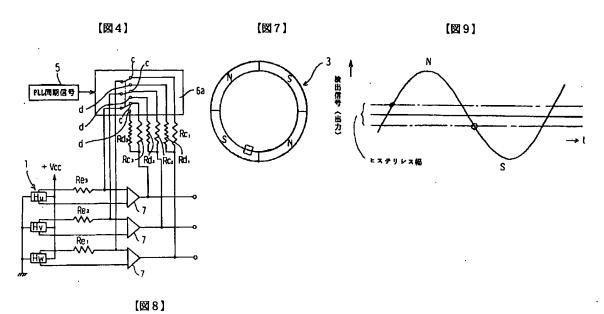


[図3]

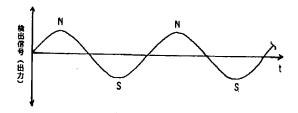
【図5】

[図6]

Ç







[図10]

